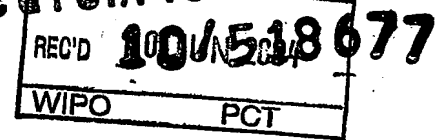


25. 5. 2004

Rec'd PCT/PTO 17 DEC 2004

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月26日  
Date of Application:

出願番号 特願2003-148122  
Application Number:  
[ST. 10/C]: [JP2003-148122]

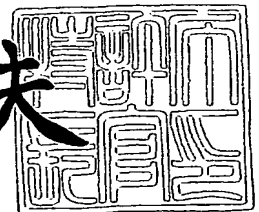
出願人 ソニー株式会社  
Applicant(s):

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 2月27日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2004-3014717

【書類名】 特許願

【整理番号】 0290613304

【提出日】 平成15年 5月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 5/09

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
                                内

    【氏名】 梶原 祥行

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
                                内

    【氏名】 井野 浩幸

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

【代理人】

    【識別番号】 100067736

    【弁理士】

    【氏名又は名称】 小池 晃

【選任した代理人】

    【識別番号】 100086335

    【弁理士】

    【氏名又は名称】 田村 榮一

【選任した代理人】

    【識別番号】 100096677

    【弁理士】

    【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 信号処理装置及び信号処理方法

【特許請求の範囲】

【請求項 1】 非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ手段と、

前記アナログフィルタ手段のフィルタ出力の線形信号を等化するための第 1 の適応等化フィルタ手段と、

前記アナログフィルタ手段のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタ手段に並列に接続される第 2 の適応等化フィルタ手段と

を備えることを特徴とする信号処理装置。

【請求項 2】 非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ工程と、

前記アナログフィルタ工程のフィルタ出力の線形信号を等化するための第 1 の適応等化フィルタ工程と、

前記アナログフィルタ工程のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタ工程と並列に実行される第 2 の適応等化フィルタ工程と

を備えることを特徴とする信号処理方法。

【請求項 3】 非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ手段と、

前記アナログフィルタ手段のフィルタ出力の線形信号を等化する第 1 の適応等化フィルタ手段と、

前記アナログフィルタ手段のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタに並列に接続される第 2 の適応等化フィルタ手段と、

前記第 1 の適応等化フィルタ手段のフィルタ出力と前記第 2 の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行う位相補間手段と、

前記位相補間手段から帰還された補間出力に基づいて前記位相補間手段の位相

を同期させる位相同期ループ手段と

を備えることを特徴とする信号処理装置。

【請求項 4】 非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ工程と、

前記アナログフィルタ工程のフィルタ出力の線形信号を等化するための第 1 の適応等化フィルタ工程と、

前記アナログフィルタ工程のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタ工程と並列に実行される第 2 の適応等化フィルタ工程と、

前記第 1 の適応等化フィルタ工程のフィルタ出力と前記第 2 の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行う位相補間工程と、

前記位相補間工程から帰還された補間出力に基づいて前記位相補間工程の位相を同期させる位相同期ループ工程と

を備えることを特徴とする信号処理方法。

#### 【発明の詳細な説明】

#### 【0001】

#### 【発明の属する技術分野】

本発明は、信号処理装置及び信号処理方法に関し、特に、非線形な歪をもつ再生信号が入力される信号処理装置及び信号処理方法に関する。

#### 【0002】

#### 【従来の技術】

磁気記録技術、光記録技術等を利用したストレージ装置は、その信号の再生チャンネルとしてアナログ回路によって構成されたアナログ信号処理ブロックと、デジタル回路によって構成されたデジタル信号処理ブロックを持つ。これらの信号処理ブロックは従来入力信号が線形であると仮定して構築された線形信号処理理論に基づいて設計されている。一般的に、アナログ回路は完全に理想的な線形な応答をすることはない。しかし、通常はその応答中の非線形性が十分に小さいため、近似的に線形な信号とみなすことが可能であり、線形理論に基づいた信号処理装置がその効果を十分に発揮してきた。

## 【0003】

近年、ストレージ技術が発達し、その記録密度が向上するにつれて、再生信号中に無視できないほど大きな非線形があらわれるようになってきた。その非線形性が位相同期ループ(Phase Locked Loop : PLL)性能の悪化や、適応等化フィルタの収束性の悪化、さらにはデータの検出時における誤り率の劣化などをもたらしている。

## 【0004】

これら再生信号の非線形性の原因として代表的なものは、信号検出器起因の非線形性、記録媒体起因の非線形性である。前者(信号検出器起因の非線形性)の代表的な例として、磁気記録の再生ヘッドとして用いられるMR (Magnetoresistive) ヘッドの磁界電圧変換特性の非線形応答、ベースライン・シフトなどが挙げられる。また光記録で用いられるフォト・デテクタの持つ非線形応答もある。検出器起因の非線形性ではないが、磁気記録媒体に対し、高密度データを書き込む際に、再生信号は非線形ビット・シフトを引き起こすことが広く知られている。

## 【0005】

後者(記録媒体起因の非線形性)の例としては、相変化ディスクで顕著にあらわれる再生信号の上下非対称性などがある。代表的な例は、磁気記録、光記録媒体ともにその記録密度が高い状態における非線形符号間干渉(Non Linear Inter Symbol Interference : NLISI)、光記録における媒体の反射率の非線形性をもたらす信号の上下非対称性などが挙げられる。

## 【0006】

そして、近年、記録容量のさらなる向上を目指して試みられている媒体への高密度記録化によって発生する信号の非線形歪み及び高性能であるが非線形応答を持つ検出器を使用することで発生する信号の非線形歪みは、装置全体のさらなる性能向上を阻害する大きな要因となっている。

## 【0007】

このような非線形歪みが従来の信号処理装置にもたらす悪影響をいくつか挙げる。まず一般的なデジタル信号処理装置に実装される最小誤差2乗法(Least

Mean Square : LMS) アルゴリズムなどを用いた1次適応等化フィルタを例にする。この1次適応等化フィルタでは、まず非線形歪みの無い入力波形に対しては所定の等化方式に従った目標とする検出値と実際に検出された信号との間の誤差信号を検出する。そして、その誤差信号の2乗を最小にするようなタップ係数へ収束することが原理として保証されている。

#### 【0008】

ところが、その理論上では上下非対称性（アシンメトリ）に代表される非線形歪みを補正することはできない。しかし1次適応等化フィルタはそのアルゴリズムの性質上、ただ検出によって得られる2乗誤差を最小にするようなタップを探索する。このために、アシンメトリを持った入力波形は線形信号が本来収束するはずの理想的なタップ係数とはかけ離れたものに収束する可能性を持つ。

#### 【0009】

これは線形信号を等化することを目的とする1次適応等化フィルタに入力する信号が非線形歪みを持つ場合、本来、非線形等化誤差を補正することを想定していない適応等化アルゴリズムに従うことによる、予想外の新たな等化誤差をもたらす可能性を示している。例えば再生信号にDC成分をもつ場合を考える。線形信号を等化することを目的とする1次適応等化フィルタは本来前記DC成分を持つ再生信号を補正することは不可能である。しかし、実際に、前記1次適応等化フィルタは、検出点での誤差を最小にしようとして信号の低域成分を犠牲にしてDC成分を減少させる。これにより、検出点での信号誤差の分散値は減少するが、ストレージ製品において最も重要な要素の一つであるエラーレートの劣化をもたらす恐れがある。

#### 【0010】

また入力信号の非線形歪みは位相同期ループ(Phase Locked Loop : PLL)の位相誤差計算に悪影響を及ぼす。これは、以下の理由による。すなわち、通常の位相誤差計算は上下対称な信号を前提に行われている。このために、上下非対称な信号より位相誤差を計算してしまった場合、その計算精度が劣化する。また、位相誤差計算に使用するビット・バイ・ビット検出された検出値のエラーレートが劣化する。これら計算精度の劣化や、エラーレートの劣化が原因となり、結果

的にPLLの位相同期性能も大幅に劣化することになることとなる。

#### 【0011】

このように非線形歪みを持つ信号が信号処理装置に入力されることによって、PLL性能が悪化し、それに伴いビット・バイ・ビット検出精度の悪化をもたらし、1次適応等化フィルタの収束性を劣化させる。さらには再生信号のエラーレートを悪化させることで、装置全体の性能を劣化させることが問題となっている。

#### 【0012】

ところで、非線形歪みを持つ信号を非線形等化するための方法として、多項式フィルタを適応等化フィルタとして実装する手法が様々な信号処理分野において提案されている。一般的に多項式フィルタはボルテラ・フィルタ(Volterra filter)と呼ばれ、その応用は多岐にわたる。ボルテラ・フィルタはLMSやRLSなどの適応等化理論にしたがってそのタップ係数を最適化することが可能である。文献「"Adaptive Polynomial Filters", V. John Mathews, IEEE SP Magazine, July, 1991 pp10-26」には適応等化ボルテラ・フィルタの理論が詳細に記載されている。

#### 【0013】

アシンメトリに代表される非線形性を持つ信号が入力される信号処理装置の例として、MRヘッドを使用したハードディスクドライブが挙げられる。しかしボルテラ・フィルタは従来の一般的なハードディスクドライブには用いられないことがない。MRヘッドを使用した一般的なハードディスクドライブにおいてはアナログまたはデジタル回路中にアシンメトリを補正する回路を実装し、出荷時の初期設定で最適なパラメータを決定し、設定レジスタに記憶させれば十分である。これは一般的なハードディスクドライブは媒体とヘッドが固定式であり、両者の機械的な相対位置の変動が起これないためである。また磁気ヘッドがエアベアリングによる浮上式であるため双方の磨耗など使用時の経時劣化がほとんど起こらないためでもある。

#### 【0014】

それに対してリムーバブル式ハードディスクドライブ、テープ媒体を使用した



デジタルデータ磁気記録再生装置、リムーバブル式の光ディスク装置などは、媒体の交換によってヘッドと媒体の機械的な相対位置の変化が常に生じる。さらには各媒体の磁気・光学特性及びカートリッジ個々の機械的精度のばらつきもある。これら相対的位置の変化やばらつきなどから、同一ドライブ間及び他のドライブ間で再生信号に生じる非線形性は容易に変化する。また、例えばテープ媒体用のデジタルデータ磁気記録再生装置ではヘッドと媒体が接触しているために、ヘッド・媒体ともに磨耗による経時劣化が生じ、それがヘッド自体の非線形性を時々刻々変化させる要因となる。

#### 【0015】

以上の点からリムーバブル式または媒体とヘッドが接触するデジタル記録再生装置では、非線形性の補正によるエラーレートの改善を図る必要がある。しかし、そのエラーレートの改善には、ドライブの初期設定のみでは対応できず、カートリッジの交換時及び時間の経過とともに変化する非線形信号に対して、自動的に追従する適応等価フィルタを実装することが望ましい。これによって媒体の交換、経時劣化による再生ヘッドなどの非線形応答の変化にも十分に対応でき、良好なエラーレートを維持することが可能となる。

#### 【0016】

そこで、従来、前記非線形な歪をもつ再生信号、すなわち、HDDの磁気再生ヘッド及びフォト・デテクタなどから入力された再生信号を、適応等化器を用いた構成の信号処理装置によって処理することが考えられている。

#### 【0017】

例えば特開平10-261205号公報には、磁気記録再生装置の非線形要因が混入するデータの再生系として、異なる等価特性を有する複数の等化器から構成される並列等化器群と、最小の誤差等化を示す等化器を判定する回路を備える構成の磁気記録再生装置及び再生補償装置が開示されている。

#### 【0018】

また、従来非線形な歪を持たない再生信号を適応等化器によって等化するには、図13に示すような構成の信号処理装置100が一般的に用いられてきた。

#### 【0019】

図 13 に構成を示す信号処理装置 100 は、一般的に用いられているアナログ電圧制御発振器 (voltage controlled oscillator: VCO) ベース磁気記録用 PLL 後段にデジタル適応等化フィルタを実装した装置例である。非線形な歪を持たないヘッド再生信号  $x(t)$  は、アナログ・フィルタ 101 により等化され、A/D コンバータ 102 によりデジタル信号へ変換される。このデジタル信号は、デジタル適応等化フィルタ 103 及び位相誤差計算器 105 に供給される。

#### 【0020】

デジタル適応等化フィルタ 103 は、ピタビ検出器 111 から得られた検出データを用い、前記デジタル信号と理想的な等化後信号との間の残留等化誤差を求め、この残留等化誤差を用いて適応等化フィルタタップ係数を最終的に補正する。しかしながら PLL 回路 104 には線形適応等化された信号ではなく、アナログフィルタによる等化のみが行われた信号が供給されることとなる。

#### 【0021】

PLL 回路 104 は、位相誤差計算器 105 と、ループフィルタ 106 と、D/A コンバータ 107 と、電圧制御発振器 (VCO) 108 から構成される。位相誤差計算器 106 は、アナログフィルタ 101 によってアナログ等化された後、A/D コンバータ 107 でデジタル化された信号の位相誤差を計算する。ループフィルタ 106 は、前記位相誤差に適当なフィルタ係数を用いてその比例項、微分項、積分項を出力する。D/A コンバータ 107 は、位相誤差の積分値をアナログ信号に変換する。

#### 【0022】

VCO 108 は、周波数シンセサイザ 109 からのチャンネル周波数  $f_{ch}$  を用い、アナログ化された位相誤差信号から位相を補正するためのサンプリングクロック  $f_s$  を生成し、A/D コンバータ 102 に供給する。そして、A/D コンバータ 102 は、前記サンプリングクロック  $f_s$  を用いてアナログフィルタ 101 のフィルタ出力信号の位相を合わせる。

#### 【0023】

一般的な信号処理装置においては前記の例のように PLL 装置の後段に適応等

化フィルタが実装されることが多い。しかし、理想的にはPLLの前段に適応等化フィルタを実装し、PLL動作は等化後の理想的な波形と比較した歪の少ないデータを用いてPLLによる位相同期を行うことが望ましい。これは記録密度向上に伴う等化前の信号のSNRが低い信号処理システムにおいて、等化誤差の大きい信号が入力される場合にはさらにビット・バイ・ビット検出のエラーレートが劣化し、位相誤差計算器が誤動作を行うためである。

#### 【0024】

それに対してデジタルPLLとしてPLL前段に適応等化フィルタを実施することのできる構成例として、補間による位相同期 (Interpolated Timing Recovery: ITR) 方式のデジタル信号処理用位相同期ループが実用化されている。文献["A MMSE Interpolated Timing Recovery Scheme for The Magnetic Recording Channel", Zi-Ning Wu, John M. Cioffi, et al., Communications, 1997. ICC '97 Montreal, Towards the Knowledge Millennium. 1997 IEEE International Conference on, Volume: 3, 1997 pp1625 -1629 vol.3.], 及び文献["Interpolated Timing Recovery for Hard Disk Drive Read Channels" Mark Spurbeck, Richard T. Behrens, Communications, 1997. ICC '97 Montreal, Towards the Knowledge Millennium. 1997 IEEE International Conference on, Volume: 3, 1997 pp1618 -1624 vol.3.] には、ITR方式を用いたデジタルPLLを磁気記録用データ再生の分野に応用する手法が記載されている。この方式は光記録再生信号用の構成にすることも容易である。

#### 【0025】

図14には、磁気記録再生信号用ITR-PLL125の前段にデジタル適応等化フィルタを設けた代表的な構成の信号処理装置120を示す。非線形歪を持たないヘッド再生信号 $x(t)$ は、アナログフィルタ121に入力し、アンチ・エイリアシングされる。アンチ・エイリアシングされたヘッド再生信号は、A/Dコンバータ122に入力される。

#### 【0026】

A/Dコンバータ122には、周波数シンセサイザ126から、チャンネル周波数に対して若干高い周波数 $f_s = \alpha \cdot f_{ch} (\alpha > 1.0)$ のサンプリングクロック

クが供給される。そして、A/Dコンバータ122は、前記周波数 $f_s$ で前記ヘッド再生信号をサンプリングし、時刻 $k$ でサンプルされたヘッド再生信号 $x(k)$ を生成し、デジタル適応等化フィルタ123に入力する。

#### 【0027】

デジタル適応等化フィルタ123は、たとえばパーシャル・レスポンス・クラスI、II、IV及びそれらの拡張パーシャル・レスポンスなど、所望の等化方式によって前記ヘッド再生信号 $x(k)$ を等化する。ITR方式のデジタルPLLは原理的にチャンネル周波数とサンプリング周波数の違いによって生じる余分な信号が発生する。これを信号の不整合が生じる点、すなわち位相のジャンプが生じる点として、後にデータ検出器においてそれを予測して間引くことで必要な信号のみを得ることが可能である。

#### 【0028】

デジタル等化フィルタ123において所望の等化方式により等化された後の信号は、位相補間フィルタ124で所望の位相シフトをほどこすことで位相同期が取られる。ITR方式を用いたデジタルPLL125におけるサンプリングデータの補間には、様々な方法が提案されている。

#### 【0029】

例えば、FIRフィルタによって位相を補間する場合、そのタップ係数として、Sinc関数、デジタル信号処理で用いられる各種の窓関数を乗じたSinc関数、所定の周波数特性を有するフィルタを逆フーリエ変換することによって得られるFIRフィルタ・タップ係数等が用いられる。また、サンプリングした2点または複数点間を多項式で近似して補間する方法なども一般的に用いられる。

#### 【0030】

アナログVCOベース磁気記録用PLL前段にデジタルフィルタを設けた構成(図13)と、ITR方式PLL前段に適応等化フィルタを設けた構成(図14)の大きな違いは、PLLの前段に適応等化フィルタを実装できるかどうかの違いであり、それによって図14の構成はPLL性能の向上が期待され、広くハードディスク製品などで採用されている。

#### 【0031】

**【特許文献 1】**

特開平 10-261205 号

**【0032】****【発明が解決しようとする課題】**

以上、述べてきたように、入力信号の非線形歪みは等化後の信号の等化特性、PLL 特性などに悪影響を及ぼし、再生信号のエラーレート特性を悪化させる。特に PLL 特性への影響を考えた場合、PLL 位相誤差の計算誤差は位相同期性能を劣化させる。

**【0033】**

とりわけ磁気再生ヘッドやフォト・デテクタなどから得られる再生信号の再生信号対雑音率(SNR:Signal to Noise Ratio)の低いシステム、媒体が着脱式のデータ再生装置におけるチャッキング時の機械的な相対位置誤差や、媒体性能のばらつき、さらには再生装置の再生条件によっては PLL による位相同期機能を破綻させ、信号再生装置システムを再生不能とする恐れがある。

**【0034】**

本発明は、これらの観点から再生信号の非線形歪みを補正して、その結果 PLL 性能を向上させ、それに追従して等化特性、最終的には信号処理システム全体のエラーレートを向上させる信号処理装置及び信号処理方法の提供を目的とする。

**【0035】****【課題を解決するための手段】**

本発明の請求項 1 に係る信号処理装置は、前記課題を解決するために、非線形歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ手段と、前記アナログフィルタ手段のフィルタ出力の線形信号を等化するための第 1 の適応等化フィルタ手段と、前記アナログフィルタ手段のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタに並列に接続される第 2 の適応等化フィルタ手段とを備える。

**【0036】**

この信号処理装置によれば、第 1 の適応等化フィルタ手段がアナログフィルタ

手段のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタに並列に接続される第2の適応等化フィルタ手段がアナログフィルタ手段のフィルタ出力が有する非線形歪みを補正する。

#### 【0037】

本発明の請求項2に係る信号処理方法は、前記課題を解決するために、非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ工程と、前記アナログフィルタ工程のフィルタ出力の線形信号を等化するための第1の適応等化フィルタ工程と、前記アナログフィルタ工程のフィルタ出力が有する非線形歪みを補正するために前記第1の適応等化フィルタ工程と並列に実行される第2の適応等化フィルタ工程とを備える。

#### 【0038】

この信号処理方法によれば、第1の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタ工程と並列に第2の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力が有する非線形歪みを補正する。

#### 【0039】

本発明の請求項3に係る信号処理装置は、前記課題を解決するために、非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ手段と、前記アナログフィルタ手段のフィルタ出力の線形信号を等化する第1の適応等化フィルタ手段と、前記アナログフィルタ手段のフィルタ出力が有する非線形歪みを補正するために前記第1の適応等化フィルタに並列に接続される第2の適応等化フィルタ手段と、前記第1の適応等化フィルタ手段のフィルタ出力と前記第2の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行う位相補間手段と、前記位相補間手段から帰還された補間出力に基づいて前記位相補間手段の位相を同期させる位相同期ループ手段とを備える。

#### 【0040】

この信号処理装置によれば、第1の適応等化フィルタ手段がアナログフィルタ手段のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタに並列に接続される第2の適応等化フィルタ手段がアナログフィルタ手段のフィルタ出力

が有する非線形歪みを補正する。そして、位相補間手段が第 1 の適応等化フィルタ手段のフィルタ出力と第 2 の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行い、位相同期ループ手段が位相補間手段から帰還された補間出力に基づいて位相補間手段の位相を同期させる。

#### 【0041】

本発明の請求項 4 に係る信号処理方法は、前記課題を解決するために、非線形性な歪みをもつ再生信号を帯域制限すると共にアナログ等化するアナログフィルタ工程と、前記アナログフィルタ工程のフィルタ出力の線形信号を等化するための第 1 の適応等化フィルタ工程と、前記アナログフィルタ工程のフィルタ出力が有する非線形歪みを補正するために前記第 1 の適応等化フィルタ工程と並列に実行される第 2 の適応等化フィルタ工程と、前記第 1 の適応等化フィルタ工程のフィルタ出力と前記第 2 の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行う位相補間工程と、前記位相補間工程から帰還された補間出力に基づいて前記位相補間工程の位相を同期させる位相同期ループ工程とを備える。

#### 【0042】

この信号処理方法によれば、第 1 の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力の線形信号を等化し、この第 1 の適応等化フィルタ工程と並列に第 2 の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力が有する非線形歪みを補正する。そして、位相補間工程が第 1 の適応等化フィルタ工程のフィルタ出力と第 2 の適応等化フィルタ工程のフィルタ出力に基づいて位相の補間を行い、位相同期ループ工程が位相補間手段から帰還された補間出力に基づいて位相補間工程の位相を同期させる。

#### 【0043】

以上の本発明では、入力される信号の非線形性の中で特に 2 次の非線形性の代表的な例である上下非対称性（アシンメトリ）の非線形等化の実現を中心に考え、適応等化フィルタとして従来の 1 次適応等化フィルタに加えて 2 次適応等化フィルタを並列に使用することで 2 次の非線形性を除去する。

#### 【0044】

このようなフィルタ構成を 2 次適応等化ボルテラ・フィルタという。本発明の

ように、1次、2次適応等化フィルタをデジタルPLLの前段に位置することのできるITR方式デジタルPLLは、非線形歪みを補正された信号に対してITR-PLL装置を動作させることで、位相誤差計算の上下非対称性起因の非線形誤差が少なくなり、位相誤差計算に用いるビット・バイ・ビット検出精度が向上し、結果的にPLL性能が向上する。

#### 【0045】

本発明で示す前記の構成において、PLL出力信号は入力信号に含まれる2次までの非線形歪みを補正することが可能であり、デジタルPLL後段のビタビ検出器など線形信号処理理論に基づいて設計された検出装置に、線形信号とほぼ同等の信号を供給することができるため、それらの性能も向上する。

#### 【0046】

##### 【発明の実施の形態】

以下、本発明のいくつかの実施形態について図面を参照しながら説明する。第1の実施形態は、磁気抵抗 (Magnetoresistive: MR) ヘッドを使用したハードディスクドライブからのMRヘッド再生信号を処理する図1の磁気記録用再生信号処理装置10である。この磁気記録用再生信号処理装置10には、時刻 $t$ におけるMRヘッドの再生信号 $r(t)$ が入力される。MRヘッドは、磁界電圧変換特性が非線形応答する。このため、MRヘッドの再生信号 $r(t)$ は、MRヘッドが持つ非線形応答のために非線形歪を持つ。

#### 【0047】

先ず、磁気記録用再生信号処理装置10の全体的な構成について説明する。再生信号 $r(t)$ は、可変利得増幅器 (Variable gain amplifier: VGA) 11を通過し、アンチエイリアシング・フィルタ12に供給される。

#### 【0048】

アンチエイリアシング・フィルタ12は、VGA11を通過した前記再生信号に帯域制限及びアナログ等化を施す。アナログ・アンチエイリアシング・フィルタ12のアナログ・フィルタ出力はアナログ自動利得 (Auto gain control: AGC) 回路13に供給される。アナログAGC回路13は、前記アナログ・フィルタ12の出力波形振幅のピーク値を求め、理想検出値との誤差 (レベルエラー



)を計算する。このレベルエラーは、アナログ積分フィルタに供給され、その誤差量が積分される。アナログ積分フィルタにて積分された誤差量は、VGA11に帰還される。VGA11は、再生信号  $r(t)$  の振幅のレベルを調整する。

#### 【0049】

アナログ・アンチエイリアシング・フィルタ12のアナログ・フィルタ出力、すなわち、等化された信号（アナログ等化信号） $x(t)$  は、A/Dコンバータ14にも供給される。A/Dコンバータ14は、所定のサンプリング周波数にて前記アナログ等化信号  $x(t)$  をサンプリングする。このA/Dコンバータ14で時刻  $k$  にサンプリングされた信号を  $x(k)$  とする。この時刻  $k$  にサンプリングされたアナログ等化信号  $x(k)$  は、1次適応等化フィルタ15及び2次適応等化フィルタ16に供給される。

#### 【0050】

1次適応等化フィルタ15は、前記アナログ等化信号  $x(k)$  の線形信号を等化する。最小誤差2乗法（Least Mean Square: LMS）アルゴリズムなどを用いている。この1次適応等化フィルタ15では、非線形歪みの無い入力波形に対しては所定の等化方式に従った目標とする検出値と実際に検出された信号との間の誤差信号を検出する。そして、誤差信号の2乗を最小にするようなタップ係数へ収束することが原理として保証されている。

#### 【0051】

2次適応等化フィルタ16は、前記アナログ等化信号  $x(k)$  が有する非線形歪を補正するために、1次適応等化フィルタ15に並列に接続される。2次適応等化フィルタ16は、多項式フィルタを適用したものであり、ボルテラ・フィルタ (Volterra filter) と呼ばれる。ボルテラ・フィルタはLMSなどの適応等化理論にしたがってそのタップ係数を最適化することが可能である。

#### 【0052】

1次適応等化フィルタ15と2次適応等化フィルタ16のフィルタ出力は、加算器17にて加算され、その加算出力は等化後出力  $y(k)$  として位相補間フィルタ18に供給される。位相補間フィルタ18は、1次適応等化フィルタ15のフィルタ出力と2次適応等化フィルタ16の和であるフィルタ出力に基づいて位

相の補間を行う。

#### 【0053】

位相補間フィルタ18のフィルタ出力は、ITR-PLL回路19に供給される。さらに、位相補間フィルタ18からのPLL後出力 $z(k)$ は外部に導出されると共に、ビタビ検出器20、ビット・バイ・ビット検出器21にも供給される。ビタビ検出器20の検出結果は1次適応等化フィルタ15及び2次適応等化フィルタ16に帰還される。

#### 【0054】

次に、磁気記録用再生信号処理装置10の動作について説明する。VGA11は、アナログ・アンチエイリアシングフィルタ12のフィルタ出力を基にしてAGC回路13が求めた前記アナログ・フィルタ出力の波形振幅のピーク値と理想検出値とのレベルエラーの積分値の帰還を受けて前記再生信号 $r(t)$ のレベルを調整する。

#### 【0055】

アナログ・アンチエイリアシング・フィルタ12は、7ポール2ゼロ(7 pole 2 zero)フィルタをPR4等化用にパラメータ最適化したものを用いた。このアナログ・アンチエイリアシング・フィルタ12のアナログ・フィルタ出力からアナログAGC13はその波形振幅のピーク値を求め理想検出値との誤差(レベルエラー)を計算する。その後、アナログ積分フィルタでその誤差量を積分し、VGA11に帰還することで振幅をA/Dコンバータ14の入力に適正なレベルに調整する。

#### 【0056】

A/Dコンバータ14は、サンプリング周波数を $f_s = \alpha \cdot f_{ch}$  ( $\alpha = 16/15$ )とした。A/Dコンバータ14は、サンプリング周波数 $f_s = \alpha \cdot f_{ch}$  ( $\alpha = 16/15$ )のクロックにて前記アナログ等化信号 $x(t)$ をサンプリングする。

#### 【0057】

1次適応等化フィルタ15と2次適応等化フィルタ16は、次の式(1)の各項として示すことができる。

【0058】

【数1】

$$y(k) = \sum_{i=0}^{M_1-1} h^{(1)}(k, i) \cdot x(k-i) + \sum_{i_1=0}^{M_2-1} \sum_{i_2=0}^{M_2-1} h^{(2)}(k, i_1, i_2) \cdot x(k-i_1) \cdot x(k-i_2) \quad \dots (1)$$

【0059】

前記式(1)の右辺第一項が1次適応等化フィルタ、右辺第二項が2次適応等化フィルタを示す。 $x(k)$ は時刻 $k$ にサンプリングされた入力信号、 $y(k)$ は1次、2次適応等化フィルタの出力の和である。 $M_1$ は1次適応等化フィルタ15のタップ長、 $M_2$ は2次適応等化フィルタ16のタップ長であり、実際には $M_2 \times M_2$ だけの2次タップ数を持つ。 $h^{(1)}(k, i)$ は、1次適応等化フィルタ15の時刻 $k$ における更新タップ係数で、そのLMSアルゴリズムによる更新式は式(2)で表される。

【0060】

【数2】

$$h^{(1)}(k+1, i) = h^{(1)}(k, i) + \mu^{(1)} \cdot e(k) \cdot x(k-i) \quad \dots (2)$$

【0061】

ただし時刻 $k$ における望みのフィルタ出力を $d(k)$ とすれば、望みの出力とフィルタ出力の間の誤差信号は式(3)で表される。

【0062】

【数3】

$$e(k) = d(k) - y(k) \quad \dots (3)$$

【0063】

また $\mu^{(1)}$ は1次適応等化フィルタ15のステップサイズパラメータである

。  $h^{(2)}(k, i_1, i_2)$  は 2 次適応等化フィルタ 16 の時刻  $k$  における更新タップ係数で、その LMS アルゴリズムによる更新式は、以下の式 (4) で表される。

【0064】

【数 4】

$$h^{(2)}(k+1, i_1, i_2) = h^{(2)}(k, i_1, i_2) + \mu^{(2)} e(k) \cdot x(k-i_1) \cdot x(k-i_2) \quad \dots (4)$$

【0065】

$\mu^{(2)}$  は 2 次適応等化フィルタ 16 のステップサイズパラメータである。第 1 の実施形態におけるタップ長として、1 次適応等化フィルタ 15 は  $M_1 = 12$ 、2 次適応等化フィルタ 16 では  $M_2 = 8$  を用いた。

【0066】

位相補間フィルタ 18 は、所望の位相シフトを施すことで位相同期が取られる。ITR 方式を用いたデジタル PLL 19 におけるサンプリングデータの補間には、様々な方法が提案されている。

【0067】

ここでは、位相補間フィルタ 18 のタップ長は、10 タップとした。また、位相補間フィルタ 18 のタップ係数には時間軸上でチャンネル周期  $T_{ch}$  毎にヌル null 点を持つ Sinc 関数を用い、位相の分解能は  $(T_{ch}/128)$  とした。

【0068】

なお、FIR フィルタによって位相を補間する場合、そのタップ係数として、Sinc 関数を用いる他、デジタル信号処理で用いられる各種の窓関数を乗じた Sinc 関数、所定の周波数特性を有するフィルタを逆フーリエ変換することによって得られる FIR フィルタ・タップ係数等を用いてもよい。また、サンプリングした 2 点または複数点間を多項式で近似して補間する方法などを用いてもよい。

【0069】

ITR 方式のデジタル PLL については既知の技術であり、前に示した文献「A MMSE Interpolated Timing Recovery Scheme for The Magnetic Recording

Channel”, Zi-Ning Wu, John M.Cioffi, et al., Communications, 1997. ICC '97 Montreal, Towards the Knowledge Millennium. 1997 IEEE International Conference on, Volume: 3, 1997 pp1625 -1629 vol.3、」、及び文献「"Interpolated Timing Recovery for Hard Disk Drive Read Channels” Mark Spurbeck, Richard T. Behrens, Communications, 1997. ICC '97 Montreal, Towards the Knowledge Millennium. 1997 IEEE International Conference on, Volume: 3, 1997 pp1618 -1624 vol.3」にその構成が詳しく述べられている。

#### 【0070】

適応等化フィルタはこれらの文献に記述されているInverse ITRの理論によってその検出点誤差を線形補間することで、前段のチャンネル周波数に非同期な適応等化フィルタに供給する。前記1次、2次適応等化フィルタは従来のITR方式PLL装置の適応等化フィルタ部を置換し、チャンネル周波数に非同期な1次、2次適応等化フィルタとして動作する。

#### 【0071】

ビタビ検出器20は、例えばPR4用ビタビ検出器であり、時刻kにおける適応等化後のPLL出力のエラーレートを検出する。ビット・バイ・ビット検出器21も、時刻kにおける適応等化後のPLL出力のエラーレートを検出する。

#### 【0072】

次に、磁気記録用再生信号処理装置の効果について説明する。ここでは、磁気記録用再生信号処理装置に入力する非線形性歪を持つMRヘッド再生波形をモデリングにより求めた。

#### 【0073】

先ず、非線形性歪を持つMRヘッド再生波形のモデリング方法を示す。磁気記録された媒体におけるデータ記録部分の磁化反転部分における再生波形のシミュレーションには磁気記録の再生波形の近似に一般的に用いられるローレンツ波形を用いた。式(5)にその関数形を示す。

#### 【0074】

【数 5】

$$f(t) = \frac{A}{1 + (2t/pw)^2} \quad \dots (5)$$

【0075】

ただし  $pw$  はローレンツ波形の半値幅で、所定の記録密度において孤立再生波の半値幅をチャンネル・クロックの周期  $T_{ch}$  で除算したものである。それを規格化線密度 (Normalized Linear Density :  $NLD$ ) として定義する。また  $A$  はローレンツ波形で表した磁化反転領域の孤立再生波のピーク振幅である。

【0076】

MR 再生ヘッドへ入力される線形な磁界は式(1)で表されたローレンツ波形と再生符号パターンとの畳み込みによって生成させた。MR ヘッドの非線形応答は、前記入力磁界に対して出力電圧が非線形な応答をすることである。第1の実施形態においては MR ヘッドの応答曲線が  $\arctan$  型であると仮定した。図2にその入出力特性を示す。ここでは比較のために線形応答  $y = x$  と MR ヘッドモデル非線形応答  $y = \arctan(x)$  を示し、 $x$  軸は MR ヘッドへの入力信号、 $y$  軸は非線形出力を示した。この図2において  $y = \arctan(x)$  の入力範囲で  $x$  が  $-0.5$  から  $0.5$  までの範囲が適正なバイアス領域であると仮定する。線形なヘッド再生波形を最大振幅1.0のローレンツ波形の重ね合わせで生成すると、その振幅はノイズや符号間干渉の影響を考慮してもピークトウピーク (peak to peak) でおよそ  $\pm 1.0$  であると考えられる。したがって入力波形  $x$  の範囲 ( $-1.0 \dots 1.0$ ) を  $\arctan$  型の線形な応答をする入力定義域 ( $-0.5 \dots 0.5$ ) に写像し、得られた出力  $y$  を2倍すれば  $\arctan$  型の非線形写像によるヘッド再生波形の変換が行われる。非線形性を表現するにはバイアスポイントを変化させればよい。以下の式(6)に第1の実施形態で用いた  $\arctan$  型の MR ヘッド非線形写像の変換式を示す。

【0077】

【数 6】

$$y = 2 \left\{ \arctan \left( \frac{x}{2} + \Delta x \right) - \arctan (\Delta x) \right\} \quad \dots (6)$$

【0078】

ここで  $\Delta x$  はバイアスポイントを示すパラメータで、それによって生じたオフセットを第二項で補正している。次に再生信号の非線形性を示すパラメータを定義する。図 3 には MR ヘッド再生波形のアシンメトリ・モデルを示す。孤立再生波形において、正の再生電圧の波高値を  $\alpha$ 、負の波高値を  $\beta$  としたとき、以下の式 (7) でアシンメトリ率  $R$  を定義する。

【0079】

【数 7】

$$R = \frac{\alpha - \beta}{\alpha + \beta} \quad \dots (7)$$

【0080】

ただし、 $\alpha$ 、 $\beta$  は式 (7) より以下の式 (8)、(9) で表される。

【0081】

【数 8】

$$\alpha = 2 \left\{ \arctan (0.5 + \Delta x) - \arctan (\Delta x) \right\} \quad \dots (8)$$

【0082】

【数 9】

$$\beta = 2 \left\{ \arctan (-0.5 + \Delta x) - \arctan (\Delta x) \right\} \quad \dots (9)$$

【0083】

このときバイアスポイントパラメータ  $\Delta x$  とアシンメトリ率  $R$  には図 4 で示す

関係があることがわかる。ただし規格化線密度は2.25とし、それぞれの磁化反転領域は十分に離れている。このとき得られるアシンメトリを持った孤立再生波形の平均振幅  $V_{ave}$  は式 (10) で表される。

【0084】

【数10】

$$V_{ave} = \frac{\alpha + \beta}{2} \quad \dots (10)$$

【0085】

以降、アシンメトリを持つ孤立再生波の平均波高値を1.0とすることで重畳する白色ガウスノイズ(AWGN: Additive White Gaussian Noise)の大きさを決定する。MRヘッド出力後の振幅補正ゲイン  $G_{MR}$  を、平均波高値が1.0になるような値、すなわち式 (11) とする。

【0086】

【数11】

$$G_{MR} = \frac{2}{\alpha + \beta} \quad \dots (11)$$

【0087】

振幅補正ゲイン  $G_{MR}$  を用いることでアシンメトリを持つ孤立再生波形の平均振幅は1.0となり、孤立再生波形の信号振幅を1.0とみなすことができる。この仮定のもとで適当な入力 SNR を持つように AWGN の分散の大きさを決定して加算する。

【0088】

図5には以上に説明したarctan型の非線形性を持たせたMRヘッド再生波形  $x(t)$  の生成ブロックの構成図を示す。図5において、線形再生波形生成部31は、前記式(5)のローレンツ波形を生成する。MRヘッド非線形写像部32は前記式(6)の変換式にしたがってarctan型の非線形写像によるヘッド再生波形の変換を行う。



## 【0089】

また、図5において、乗算部33は、前記式(11)に従ったMRヘッド出力後の振幅補正ゲイン $G_{MR}$ を、MRヘッド非線形写像部32の変換出力に乗算する。また、加算部34は、乗算部33の乗算出力に、適当な入力SNRを持つようにAWGNの分散の大きさを決定して加算する。これにより、MRヘッド再生波形 $x(t)$ を生成することができる。

## 【0090】

以上に説明したモデリング方法により生成したMRヘッド再生波形 $x(t)$ を入力した磁気記録用再生信号処理装置10の効果の詳細について以下に説明する。

## 【0091】

アシンメトリを持った前記MRヘッド再生波形 $x(t)$ が、図1のA/Dコンバータ14によるA/D変換後であって、ITR方式デジタルPLL装置19の前段に、1次適応等化フィルタ15に並列に接続された2次適応等化フィルタ16によってその性能がどのように向上するかが判る。

## 【0092】

始めに、ランダムデータ100,000点で適応等化フィルタのタップをトレーニングし、その収束したタップ係数をタップの初期値として利用する。そして、適応等化動作を停止した状態でランダムデータ1,000,000による適応等化後SDNR (Signal and Distortion to Noise Ratio)、エラーレート(ビット・バイ・ビット検出器)、エラーレート(PR4用ビタビ検出器)、位相誤差分散を計算する。パラメータはヘッド再生信号の入力SNRである。使用した符号は8/9レートのDCフリー符号で、パーシャル・レスポンス・クラスIV(PR4)をターゲットとして適応等化を行った。入力信号は孤立再生波の波高値が1.0のとき、アシンメトリ率 $R=0.22$ とした。以下、簡単のために2次適応等化フィルタ動作をオフした場合を条件(1)、オンにした場合を条件(2)と呼ぶ。入力SNRは21~27dBの範囲で変化させた。

## 【0093】

まず、2次適応等化フィルタ16の非線形歪み補正効果、とりわけアシンメト

り補正の効果を調べるために、同じ条件下でノイズを加算しない適応等化後の P R 4 アイ・パターンを示す。図 6 には条件 (1) の等化後アイ・パターン、図 7 には条件 (2) の等化後アイ・パターンを示す。

#### 【0094】

2 次適応等化フィルタ 16 を使用していない図 6 のアイ・パターンは中心線 C の上半分 (U) と下半分 (D) のアイの大きさが非対称であり、ヘッド再生信号に与えたアシンメトリが補正されていないことがわかる。それに対して図 7 のように第 1 の実施形態で用いた 2 次適応等化フィルタ 16 による等化後信号は中心線 C の上半分 (U) と下半分 (D) のアイが対称であり、アシンメトリを完全に補正していることがわかる。

#### 【0095】

次に条件 (1)、条件 (2) について適応等化後 S D N R の結果を図 8 に示す。ここで S D N R は検出点と実際の信号の 2 乗誤差分散を  $\sigma^2$ 、P R 4 の検出点レベルを  $(-S, 0, S)$  としたとき、S D N R は以下の式 (12) で定義する。ただし第 1 の実施形態では  $S=1.0$  としている。

#### 【0096】

##### 【数 12】

$$SDNR = 10 \log_{10} (S^2 / \sigma^2) \quad \dots (12)$$

#### 【0097】

このとき図 8 より、条件 (2) はすべての入力 S N R 領域において条件 (1) の S D N R を上回っており、これより第 1 の実施形態によって付加させた 2 次適応等化フィルタの効果によってアシンメトリを補正し、検出点での誤差分散を小さくしていることが判る。

#### 【0098】

次に P L L で使用する位相誤差の分散を計算した結果を示す。第 1 の実施形態で用いた位相誤差の計算式は、文献「Roy D. Cideciyan, F. Dolivo, et al. "A PRML System for Digital Magnetic Recording" IEEE Journal on Selected Ar

as in Communications, Volume: 10, NO.1, January 1992. Page(s): 38-56.]

に記載されているタイミング勾配の式(13)を用いた。

【0099】

【数13】

$$\Delta\tau(k) = -\hat{z}(k) \cdot z(k-1) + \hat{z}(k-1) \cdot z(k) \quad \dots (13)$$

【0100】

ここで $\Delta\tau(k)$ は時刻 $k$ における位相誤差の計算量、 $z(k)$ は時刻 $k$ における適応等化後PLL出力、 $\hat{z}(k)$ は時刻 $k$ における $z(k)$ のビット・バイ・ビット検出値(-1, 0, 1)である。このとき1,000,000点のランダムデータにおける位相誤差分散を条件(1)、条件(2)について計算した結果を図9に示す。このとき単位系は任意の単位系である。図9よりすべての入力SNRの値において、条件(1)よりも条件(2)の方が位相誤差分散が小さいことがわかる。これは第1の実施形態における2次適応等化フィルタ16がPLLの前段に置かれたことにより非線形歪みが補正され、位相誤差計算に用いられる信号の精度が向上し、PLLの位相誤差計算に用いられるビット・バイ・ビット検出値のエラーレートが改善され、その結果位相誤差の分散が小さくなり、PLL性能が向上していることを示す。

【0101】

最後に適応等化後のエラーレートをビット・バイ・ビット検出器21及びPR4等化用ビタビ検出器20を用いて条件(1)、条件(2)について計算した結果を図10に示す。ビット・バイ・ビット検出器21によるエラーレートもビタビ検出器20によるエラーレートも条件(2)のほうが条件(1)よりもエラーレート性能が向上していることがわかる。ビット・バイ・ビット検出のエラーレート向上はPLLの位相誤差計算の性能を向上させるため、図9で示したPLL位相誤差分散の性能が向上していることと矛盾しない。また非線形歪みの補正及びPLL性能の向上によって、複合的にPLL後段の検出器の性能が向上することも示されている。この結果から第1の実施形態で2次適応等化フィルタ(16)

を用いることにより、アシンメトリを代表とする非線形歪みを補正し、PLL性能を向上させ、結果的にデータ再生装置のエラーレート性能を向上させていることが示された。

#### 【0102】

次に、第2の実施形態について説明する。第2の実施形態は、27GB相当の容量をもつ直径12cmの相変化方式光ディスクを再生する図11の再生信号処理装置40である。相変化方式光ディスクでは、ラジアル方向のスキューの影響により、再生信号の上下非対称性が顕著にあらわれることがある。この第2の実施形態の再生信号処理装置は相変化方式光ディスクのラジアル方向のスキューにより生じる再生信号の上下非対称性を除去することを目的とする。

#### 【0103】

前記相変化方式光ディスクは、図11に示す光ディスク再生部41により再生される。光ディスク再生部41は、実験用スピンドルを備えており、ラジアル・スキューを発生できるものとする。光ディスク再生部41において再生信号は、アナログフィルタによりアンチ・エイリアシングされ、再生信号 $x(t)$ としてA/Dコンバータ42に供給される。

#### 【0104】

A/Dコンバータ42は、所定のサンプリング周波数にてアナログ等化信号 $x(t)$ をサンプリングする。このA/Dコンバータ42で時刻 $k$ にサンプリングされた信号を $x(k)$ とする。この時刻 $k$ にサンプリングされた等化信号 $x(k)$ は、1次適応フィルタ43及び2次適応フィルタ44に供給される。

#### 【0105】

1次適応フィルタ43及び2次適応フィルタ44、加算器45、位相補間フィルタ46、ITR-PLL回路47、ビタビ検出器48、ビット・バイ・ビット検出器49は、前記第1の実施形態と同様であるのでここでは説明を省略する。ただし、本実施形態では、前記等化信号 $x(k)$ をPR(1221)に適応等化した。そして、ビタビ検出器48によりエラーレートを測定した。なお、ビタビ検出器4によるエラーレートの測定は、1次適応等化フィルタ43、2次適応等化フィルタ44にて、十分にタップ係数を収束させた後に行った。

**【0106】**

1次適応等化フィルタのみを用いた場合(1)と、1次・2次適応等化フィルタを併用した場合(2)とで、前記エラーレートを比較した。その比較結果を図12に示した。図12によると、ラジアル・スキューが大きい( $\pm 0.4$ 以上)の領域において、1次・2次フィルタを実装した例(2)が良好なエラーレートを得ていることがわかる。これによって、第2の実施形態では光ディスクのラジアル・スキューにおけるドライブ性能のマージンが向上していることがわかる。

**【0107】****【発明の効果】**

本発明に係る信号処理装置は、第1の適応等化フィルタ手段によりアナログフィルタ手段のフィルタ出力の線形信号を等化し、前記第1の適応等化フィルタに並列に接続される第2の適応等化フィルタ手段によりアナログフィルタ手段のフィルタ出力が有する非線形歪みを補正するので、非線形性を持つ再生信号を除去することができる。

**【0108】**

本発明に係る信号処理方法は、第1の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタ工程と並列に第2の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力が有する非線形歪みを補正するので、非線形性を持つ再生信号を除去することができる。

**【0109】**

本発明に係る信号処理装置は、第1の適応等化フィルタ手段がアナログフィルタ手段のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタに並列に接続される第2の適応等化フィルタ手段がアナログフィルタ手段のフィルタ出力が有する非線形歪みを補正する。そして、位相補間手段が第1の適応等化フィルタ手段のフィルタ出力と第2の適応等化フィルタ手段のフィルタ出力に基づいて位相の補間を行い、位相同期ループ手段が位相補間手段から帰還された補間出力に基づいて位相補間手段の位相を同期させるので、非線形性を持つ再生信号をPLL前段で適応等化することでPLL性能の向上を図ることができる。

## 【0110】

本発明に係る信号処理装置は、第1の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力の線形信号を等化し、この第1の適応等化フィルタ工程と並列に第2の適応等化フィルタ工程がアナログフィルタ工程のフィルタ出力が有する非線形歪みを補正する。そして、位相補間工程が第1の適応等化フィルタ工程のフィルタ出力と第2の適応等化フィルタ工程のフィルタ出力に基づいて位相の補間を行い、位相同期ループ工程が位相補間手段から帰還された補間出力に基づいて位相補間工程の位相を同期させるので、非線形性を持つ再生信号をPLL前段で適応等化することでPLL性能の向上を図ることができる。

## 【図面の簡単な説明】

## 【図1】

第1の実施形態である磁気記録用再生信号処理装置のブロック図である。

## 【図2】

arctan型MRヘッド非線形応答モデルを示す特性図である。

## 【図3】

MRヘッド再生波形のアシンメトリ・モデルを示す特性図である。

## 【図4】

バイアスポイントパラメータとアシンメトリ率の関係を示す特性図である。

## 【図5】

arctan型の非線形性MRヘッド再生波形生成ブロックの構成図である。

## 【図6】

条件(1) (加算ノイズなし)でのアイ・パターン図である。

## 【図7】

条件(2) (加算ノイズなし)でのアイ・パターン図である。

## 【図8】

適応等化後SDNR対入力SNRの比較図である。

## 【図9】

位相誤差分散対入力SNRの比較図である。

## 【図10】

エラーレート対入力 S N R の比較図である。

【図 1 1】

第 2 の実施形態の再生信号処理装置のブロック図である。

【図 1 2】

光ディスクのラジアル・スキュー変化時のエラーレート特性図である。

【図 1 3】

アナログ V C O ベース磁気記録用 P L L 前段にデジタルフィルタを実装した装置のブロック図である。

【図 1 4】

磁気記録再生信号用 I T R - P L L の代表的な装置のブロック図である。

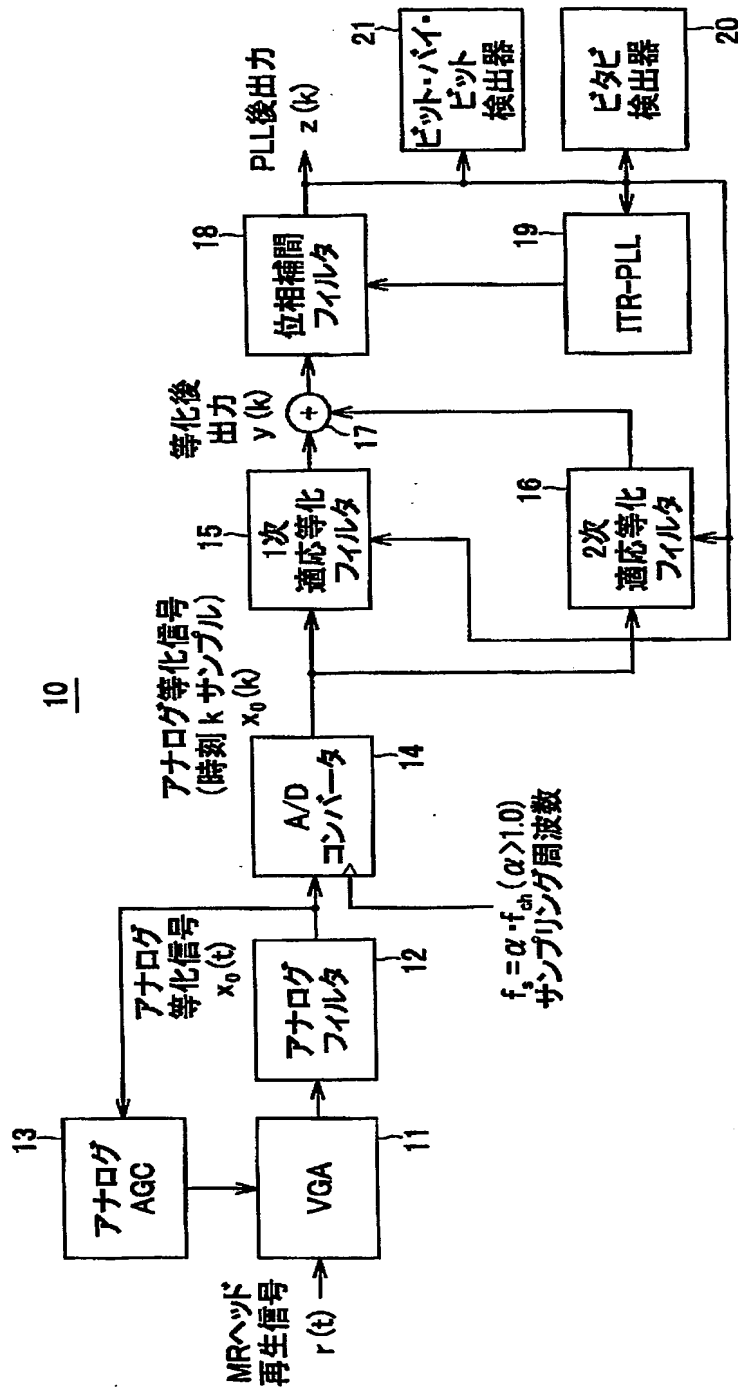
【符号の説明】

1 0 磁気記録用再生信号処理装置、1 2 アナログフィルタ、1 5 1 次適応等化フィルタ、1 6 2 次適応等化フィルタ、1 7 加算器、1 8 位相補間フィルタ、1 9 I T R - P L L 回路、2 0 ビタビ検出器、2 1 ビット・バイ・ビット検出器、4 0 再生信号処理装置、4 1 光ディスク再生部、4 3 1 次適応等化フィルタ、4 4 2 次適応等化フィルタ

【書類名】

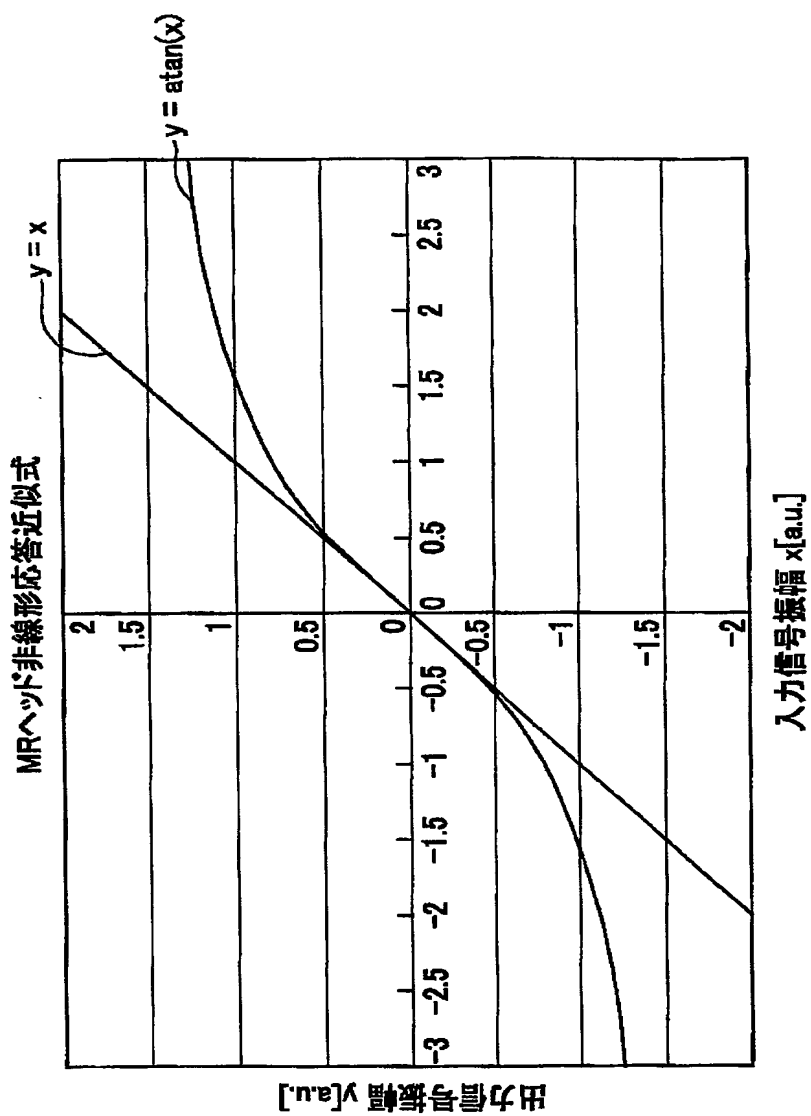
図面

【図1】

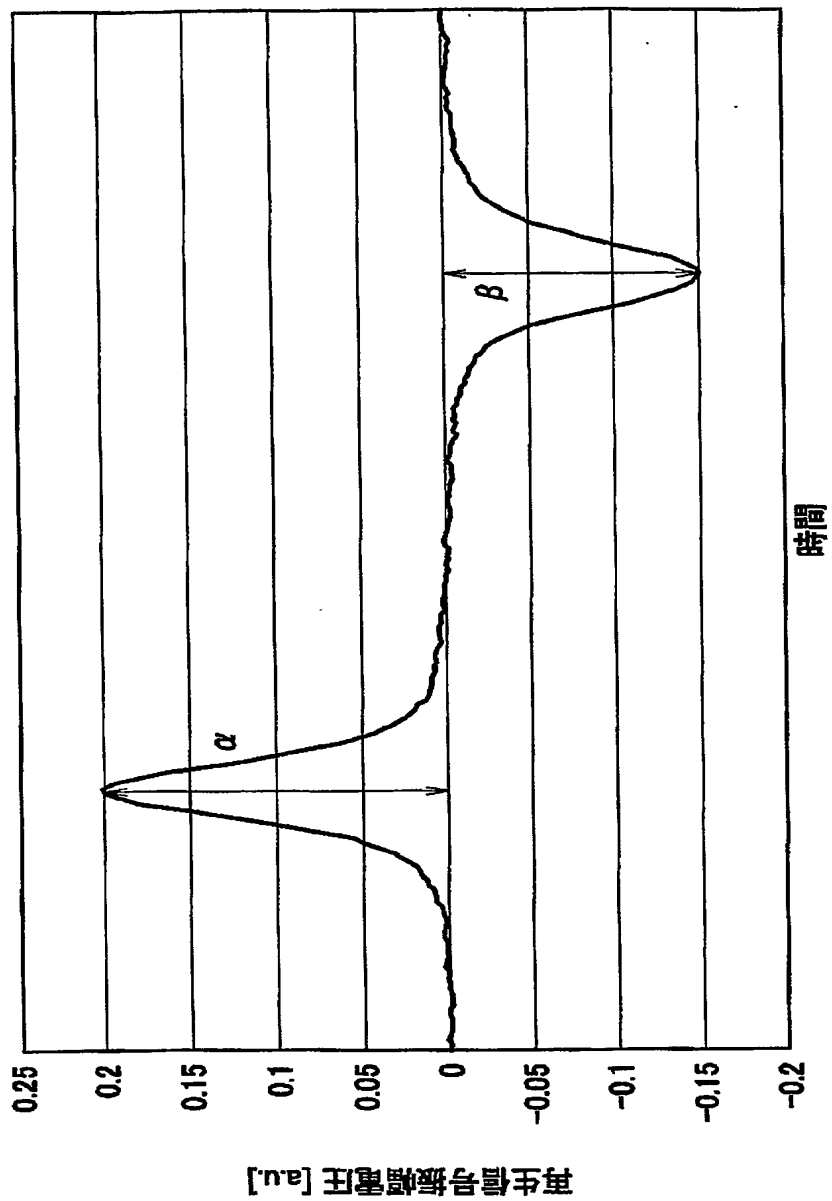




【図 2】



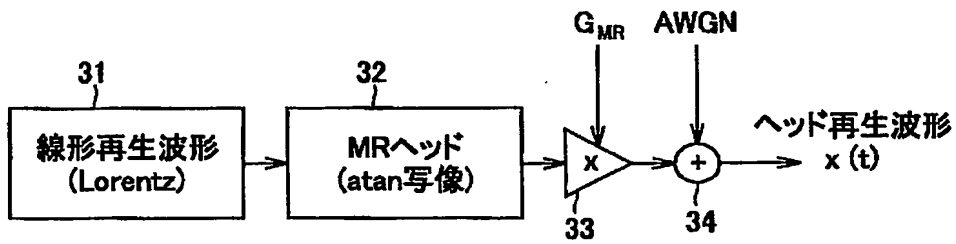
【図 3】



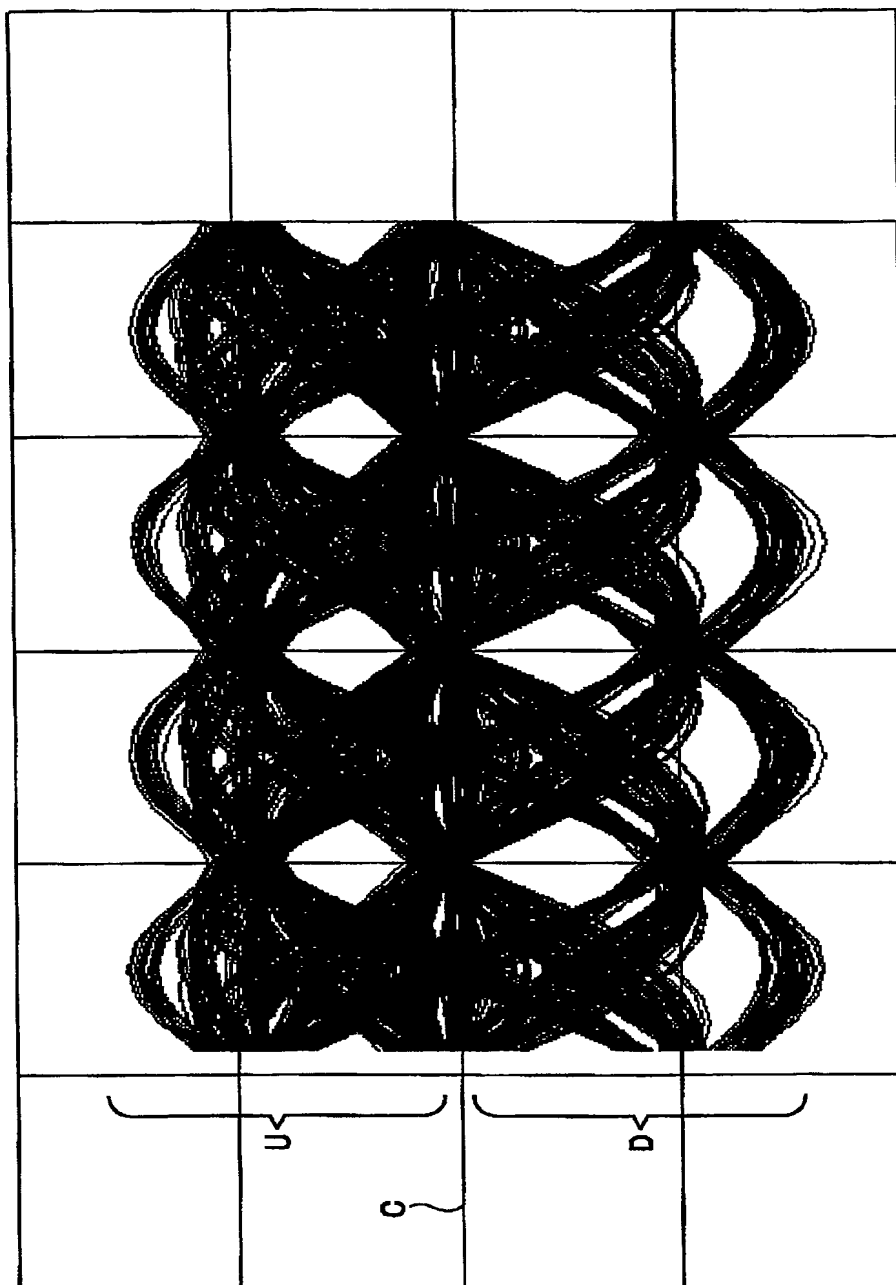
【図 4】

	$\Delta x = 0.0$	$\Delta x = 0.2$	$\Delta x = 0.4$	$\Delta x = 0.6$	$\Delta x = 0.8$	$\Delta x = 0.10$
R	0	0.083708	0.153591	0.202075	0.229168	0.239529

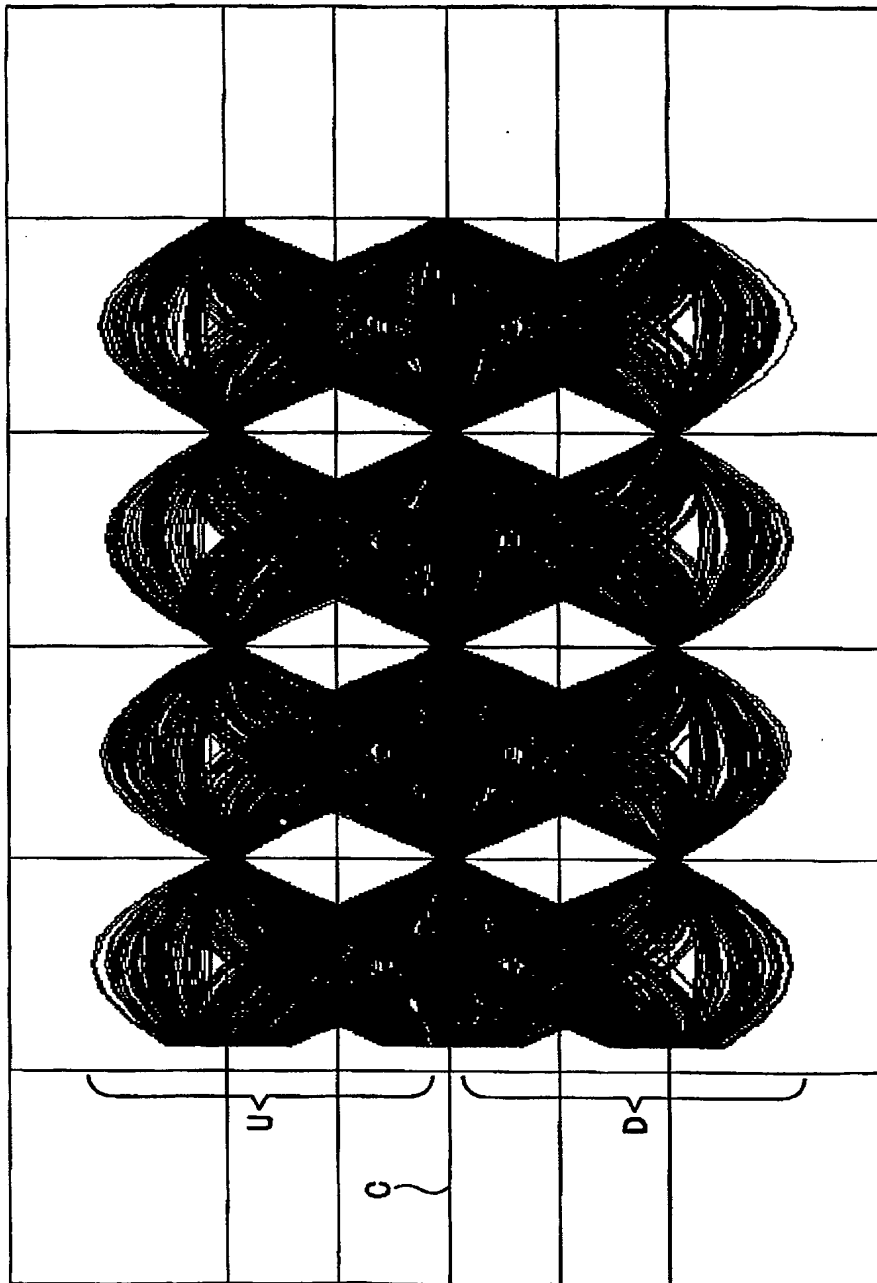
【図 5】



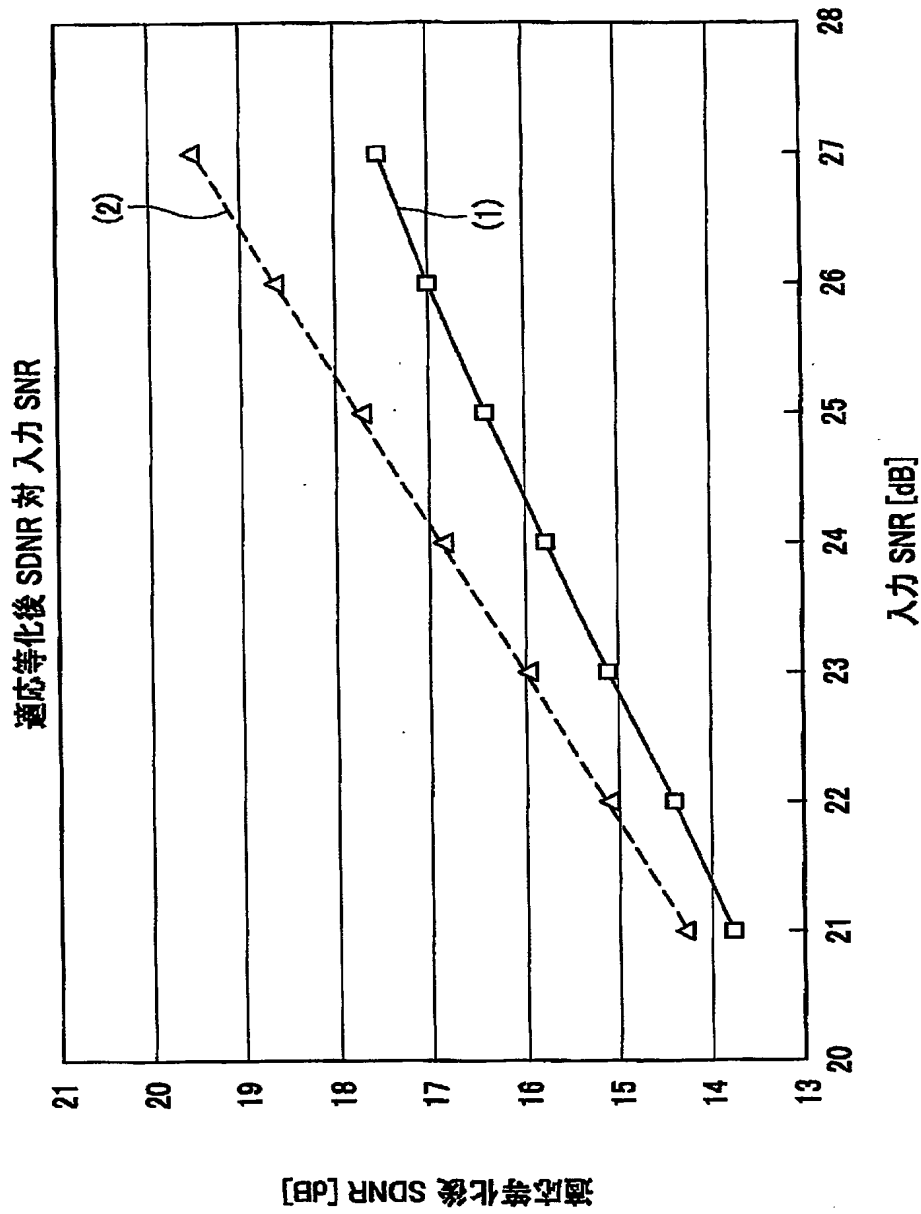
【図 6】



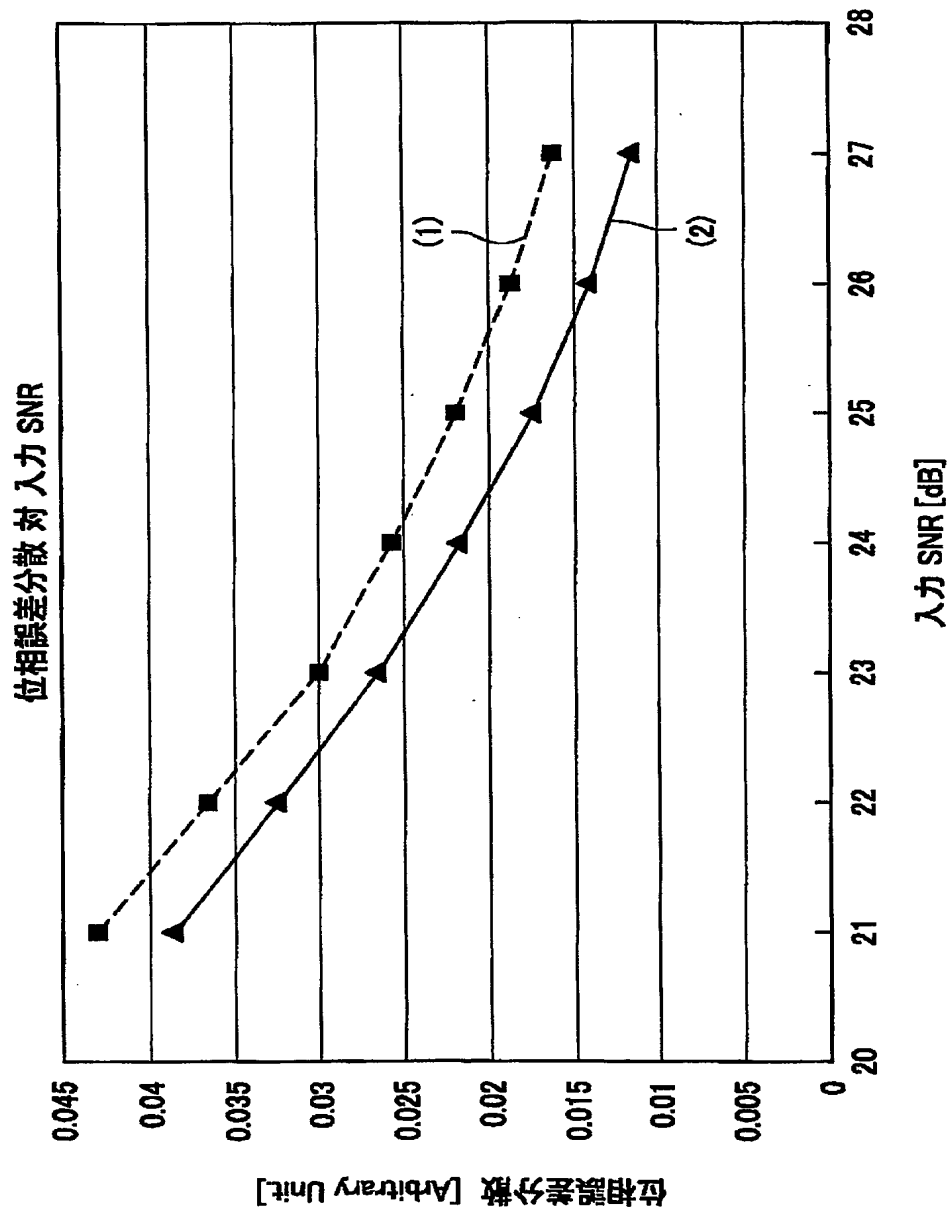
【図 7】



【図 8】

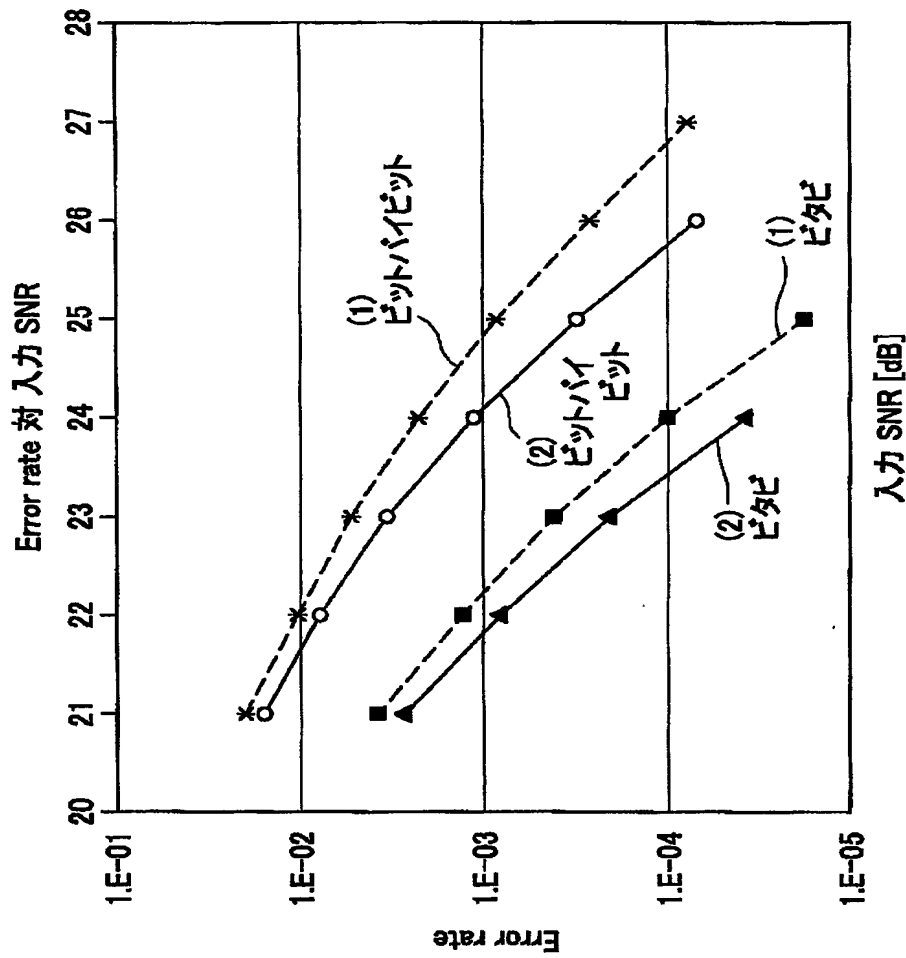


【図 9】



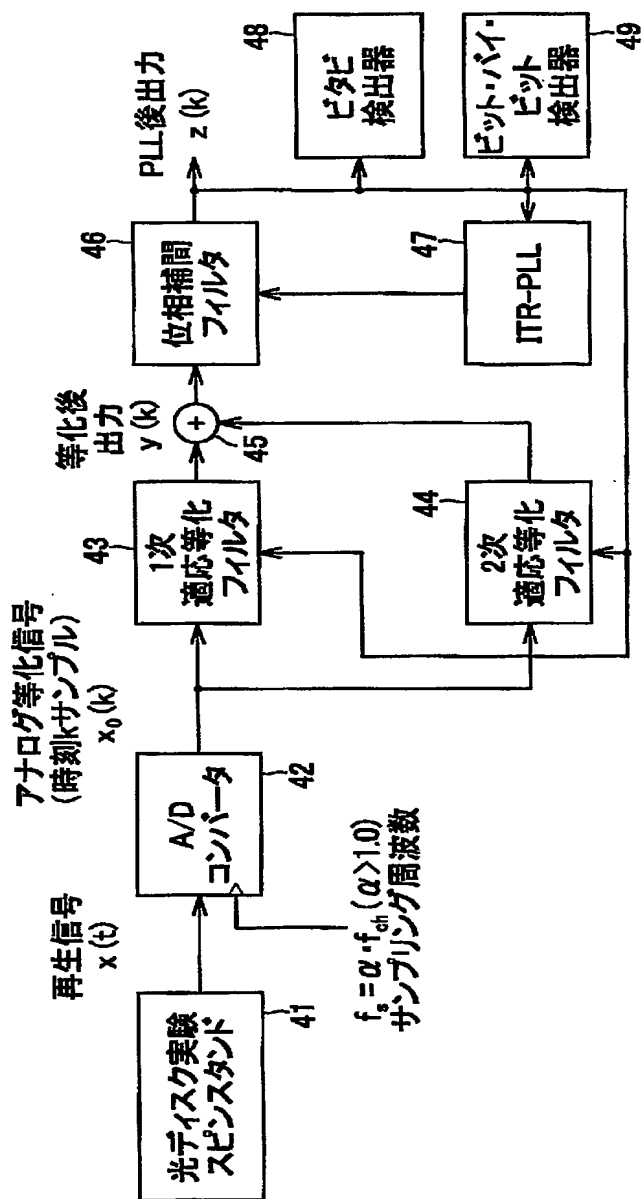


【図 10】

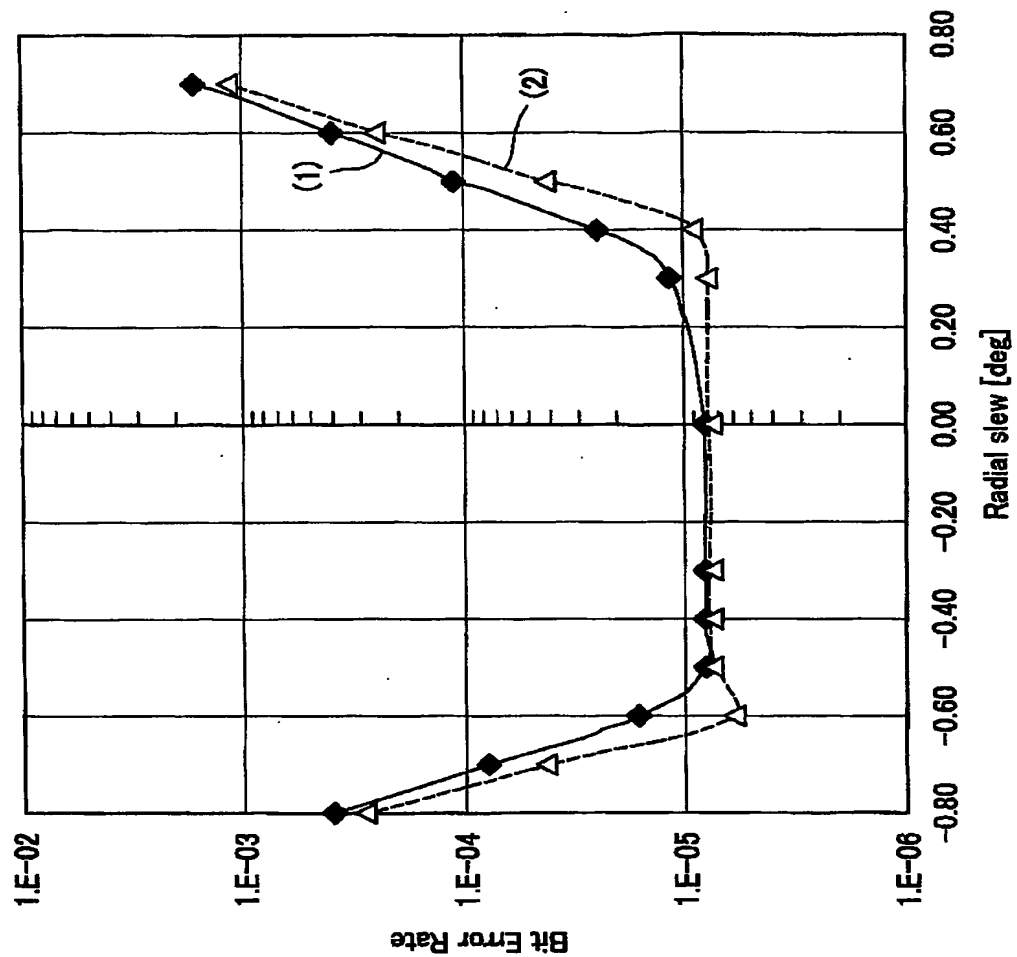


【図11】

40

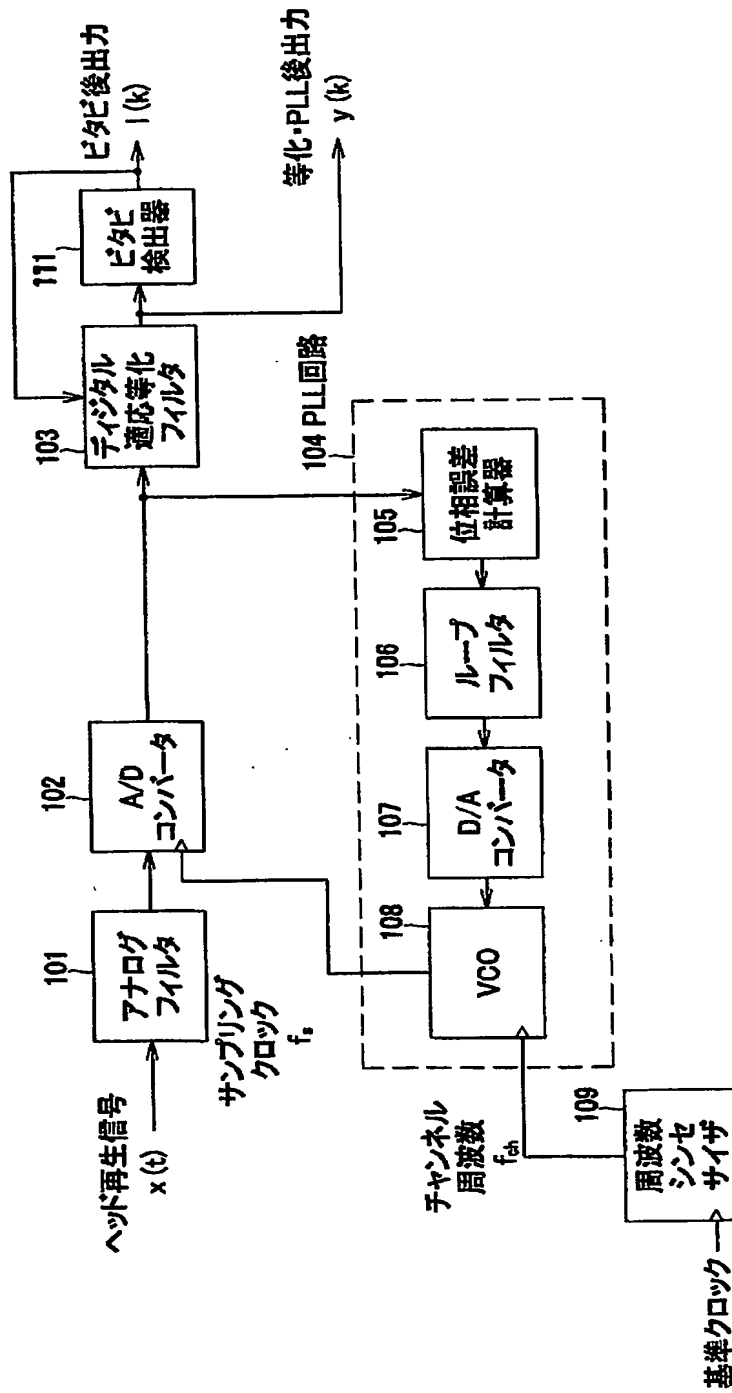


【図 12】



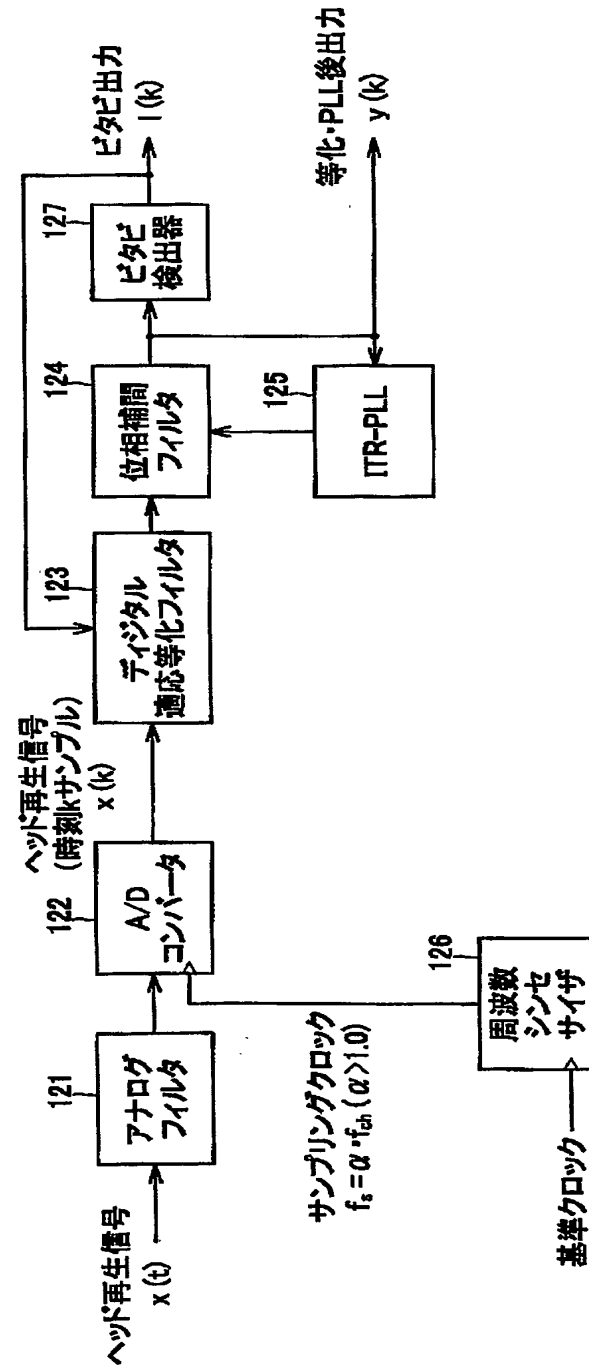
【図13】

100



【図 14】

120



【書類名】 要約書

【要約】

【課題】 再生信号の非線形歪みを補正して、その結果PLL性能を向上させ、それに追従して等化特性、最終的には信号処理システム全体のエラーレートを向上させる信号処理装置を提供する。

【解決手段】 2次適応等化フィルタ16は、アナログ等化信号 $x(k)$ が有する非線形歪を補正するために、1次適応等化フィルタ15に並列に接続される。1次適応等化フィルタ15と2次適応等化フィルタ16のフィルタ出力は、加算器17にて加算され、その加算出力は等化後出力 $y(k)$ として位相補間フィルタ18に供給される。位相補間フィルタ18は、1次適応等化フィルタ15のフィルタ出力と2次適応等化フィルタ16のフィルタ出力に基づいて位相の補間を行う。位相補間フィルタ18のフィルタ出力は、ITR-PLL回路19に供給される。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都品川区北品川6丁目7番35号

氏 名

ソニー株式会社